



## PATENT ABSTRACTS OF JAPAN

(11) Publication number: **10308718 A**(43) Date of publication of application: **17 . 11 . 98**

(51) Int. Cl.

**H04J 13/00**(21) Application number: **09115864**(71) Applicant: **SAITAMA NIPPON DENKI KK**(22) Date of filing: **06 . 05 . 97**(72) Inventor: **NIJIMA HAJIME**(54) **CARRIER WAVE LEAKAGE COMPENSATION CIRCUIT**

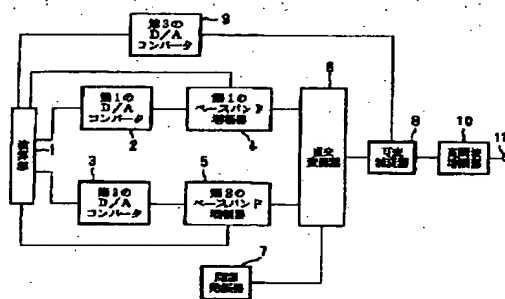
perform the quadrature modulation of local signals.

COPYRIGHT: (C)1998,JPO

(57) Abstract:

**PROBLEM TO BE SOLVED:** To provide a carrier wave leak compensation circuit with which the ratio of output power and carrier wave leakage can be improved to the same level as a maximum channel multiplicity number while maintaining the output power by attenuating a 1st high frequency signal outputted from a quadrature modulator to a value designated by an analog control signal and amplifying a 2nd high frequency signal outputted by a variable attenuator through a high frequency amplifier part.

**SOLUTION:** A 1st base band signal I outputted from an arithmetic part 1 is converted from a digital signal into a 2nd base band signal I of analog signal by a 1st D/A converter 2, and the 2nd base band signal I is amplified to the level at the time of maximum channel multiplicity number by a 1st base band amplifier 4. The arithmetic part 1 acquires the information of level to be outputted from an external circuit through an output terminal 11 corresponding to the channel multiplicity number. When the output level information is acquired, the arithmetic part 1 sets the amplification factor of 1st base band amplifier 4. 3rd base band signals I and Q



(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平10-308718

(43)公開日 平成10年(1998)11月17日

(51)Int.Cl.<sup>6</sup>

H 0 4 J 13/00

識別記号

F I

H 0 4 J 13/00

A

審査請求 有 請求項の数 4 O L (全 7 頁)

(21)出願番号 特願平9-115864

(22)出願日 平成9年(1997)5月6日

(71)出願人 390010179

埼玉日本電気株式会社

埼玉県児玉郡神川町大字元原字豊原300番  
18

(72)発明者 新島 肇

埼玉県児玉郡神川町大字元原字豊原300番  
18 埼玉日本電気株式会社内

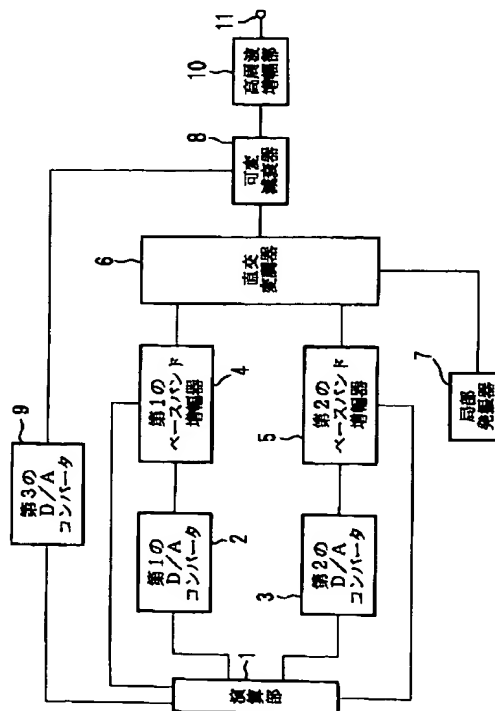
(74)代理人 弁理士 志賀 正武

(54)【発明の名称】 搬送波リーク補償回路

(57)【要約】

【課題】 簡単な回路構成により、出力電力と搬送波リークの比を最大チャネル多重数の時と同じレベルに改善可能にする。

【解決手段】 演算部1からの第1のベースバンド信号I, Qのそれぞれをアナログ変換する各一のデジタル/アナログコンバータ2, 3と、これらのデジタル/アナログコンバータ2, 3から出力された第2のベースバンド信号I, Qを指定された値に増幅する各一のベースバンド増幅器4, 5と、これらのベースバンド増幅器4, 5から出力された第3のベースバンド信号I, Qによりローカル信号を直交変調する直交変調器6と、直交変調器6の出力を演算部1の制御下で指定値に減衰する可変減衰器8とを有して、これの出力を高周波増幅器で増幅、出力する。



# 【特許請求の範囲】

【請求項 1】 1 次変調および 2 次変調した第 1 のベースバンド信号 I および第 1 のベースバンド信号 Q を出力する演算部と、

前記第 1 のベースバンド信号 I をデジタル信号からアナログ信号に変換する第 1 のデジタル／アナログコンバータと、

前記第 1 のベースバンド信号 Q をデジタル信号からアナログ信号に変換する第 2 のデジタル／アナログコンバータと、

前記第 1 のデジタル／アナログコンバータから出力された第 2 のベースバンド信号 I を前記演算部の第 1 のデジタル制御信号により指定された値に増幅する第 1 のベースバンド増幅器と、

前記第 2 のデジタル／アナログコンバータから出力された第 2 のベースバンド信号 Q を前記演算部の第 1 のデジタル制御信号により指定された値に増幅する第 2 のベースバンド増幅器と、

前記第 1 のベースバンド増幅器により増幅された第 3 のベースバンド信号 I および前記第 2 のベースバンド増幅器により増幅された第 3 のベースバンド信号 Q を同時に

入力しローカル信号を直交変調する直交変調器と、

該直交変調器に前記ローカル信号を入力する局部発振器と、

前記演算部から出力された第 2 のデジタル制御信号をアナログ制御信号に変換する第 3 のデジタル／アナログコンバータと、

前記直交変調器が出力する第 1 の高周波信号を前記アナログ制御信号により指定された値に減衰する可変減衰器と、

該可変減衰器が出力する第 2 の高周波信号を増幅する高周波増幅部とを備えたことを特徴とする搬送波リーク補償回路。

【請求項 2】 前記演算部が、外部回路よりチャネル多重数に応じた出力電力情報を受け、該出力電力情報に応じて前記第 1 のベースバンド増幅器および前記第 2 のベースバンド増幅器の増幅度を制御すると同時に、前記出力電力情報に応じて前記可変減衰器の減衰量を制御する機能を有することを特徴とする請求項 1 に記載の搬送波リーク補償回路。

【請求項 3】 前記第 1 のベースバンド増幅器および前記第 2 のベースバンド増幅器が、前記演算部から出力される第 1 のデジタル制御信号により前記第 2 のベースバンド信号 I および前記第 2 のベースバンド信号 Q を最大チャネル多重数の時のレベルまで均一かつ同時に増幅する機能を有することを特徴とする請求項 1 に記載の搬送波リーク補償回路。

【請求項 4】 前記可変減衰器が、前記第 3 のデジタル／アナログコンバータから与えられるアナログ制御信号により第 1 の高周波信号を指定されたレベルに減衰させ

る機能を有することを特徴とする請求項 1 の記載の搬送波リーク補償回路。

## 【発明の詳細な説明】

### 【0001】

【発明の属する技術分野】 この発明は、スペクトラム拡散通信方式（以下、CDMA方式という）に使用される送信機において発生する搬送波リークの影響を低減する搬送波リーク補償回路に関する。

### 【0002】

10 【従来の技術】 CDMA方式に使用される送信機において、搬送波リークの主な発生原因として、2つがあげられる。1つは、1次変調および2次変調されたベースバンド信号 I、Qの各々の直流オフセット電圧の影響による I/Q 平面上の不要なベクトル成分の発生であり、もう1つは、直交変調器に入力されるローカル信号の一部が高周波回路（RF）側に漏洩するために発生するローカルリークの存在である。

20 【0003】 一方、従来から、前記のような搬送波リークの影響を低減するキャリアリーク抑圧方法が、例えば特開平 6-303145 号公報に示されている。これは、直交変調部より出力される直交変調信号を、ベースバンド信号 I、Qに復調し、そのベースバンド信号 I、Q中の各々の直流成分を、前記直交変調部の入力側にフィードバックし、この直交変調部の出力側で直流成分がなくなるようにループ制御することにより、ベースバンド信号 I、Qのデジタル信号を各々アナログ信号に変換する際に生じる直流成分により発生する搬送波リークを抑圧するというものである。

### 【0004】

30 【発明が解決しようとする課題】 しかしながら、かかる従来のキャリアリーク抑圧方法にあっては、直交変調器に入力されるローカル信号の一部が RF 側に漏洩するローカルリークの存在により、搬送波リークを抑圧することはできず、また、直交変調信号をベースバンド信号 I、Qに戻すための復調部を設けなければならないため、回路構成が複雑になってしまうという課題があった。さらに、CDMA方式に使用される送信機からの出力電力は、チャネルの多重数に応じて変化するため、チャネルの多重数が多い場合は、搬送波リークの影響は無視できるものの、チャネルの多重数が少ない場合は、出力電力が小さいため、搬送波リークとの比が悪化し、変調精度や符号間干渉が劣化するという課題があった。

40 【0005】 この発明は前記のような課題を解決するものであり、簡単な回路構成により、チャネルの多重数が少ないとき、すなわち、出力電力が小さいときに、ベースバンド信号を最大チャネル多重数の時のレベルまで増幅し、その増幅レベル量を高周波信号にて減衰させることにより、出力電力を維持させながら、出力電力と搬送波リークとの比を最大チャネル多重数の時と同じレベルに改善することができる搬送波リーク補償回路を得るこ

とを目的としている。

#### 【0006】

【課題を解決するための手段】前記目的達成のために、請求項1の発明にかかる搬送波リーク補償回路は、1次変調および2次変調した第1のベースバンド信号Iおよび第1のベースバンド信号Qを出力する演算部と、前記第1のベースバンド信号Iをデジタル信号からアナログ信号に変換する第1のデジタル／アナログコンバータと、前記第1のベースバンド信号Qをデジタル信号からアナログ信号に変換する第2のデジタル／アナログコンバータと、前記第1のデジタル／アナログコンバータから出力された第2のベースバンド信号Iを前記演算部の第1のデジタル制御信号により指定された値に増幅する第1のベースバンド増幅器と、前記第2のデジタル／アナログコンバータから出力された第2のベースバンド信号Qを前記演算部の第1のデジタル制御信号により指定された値に増幅する第2のベースバンド増幅器と、前記第1のベースバンド増幅器により増幅された第3のベースバンド信号Iおよび前記第2のベースバンド増幅器により増幅された第3のベースバンド信号Qを同時に入力しローカル信号を直交変調する直交変調器と、該直交変調器に前記ローカル信号を入力する局部発振器と、前記演算部から出力された第2のデジタル制御信号をアナログ制御信号に変換する第3のデジタル／アナログコンバータと、前記直交変調器が出力する第1の高周波信号を前記アナログ制御信号により指定された値に減衰する可変減衰器とを設けて、該可変減衰器が出力する第2の高周波信号を高周波増幅部で増幅するようにしたものである。

【0007】また、請求項2の発明にかかる搬送波リーク補償回路は、前記演算部に、外部回路よりチャンネル多重数に応じた出力電力情報を受け、該出力電力情報に応じて前記第1のベースバンド増幅器および前記第2のベースバンド増幅器の増幅度を制御すると同時に、前記出力電力情報に応じて前記可変減衰器の減衰量を制御する機能を持たせたものである。

【0008】また、請求項3の発明にかかる搬送波リーク補償回路は、前記第1のベースバンド増幅器および前記第2のベースバンド増幅器に、前記演算部から出力される第1のデジタル制御信号により前記第2のベースバンド信号Iおよび前記第2のベースバンド信号Qを最大チャンネル多重数の時のレベルまで均一かつ同時に増幅する機能を持たせたものである。

【0009】また、請求項4の発明にかかる搬送波リーク補償回路は、前記可変減衰器に、前記第3のデジタル／アナログコンバータから与えられるアナログ制御信号により第1の高周波信号を指定されたレベルに減衰させる機能を持たせたものである。

#### 【0010】

【発明の実施の形態】以下、この発明の実施の一形態を

図面を参照して説明する。図1において、1は1次変調、2次変調した第1のベースバンド信号Iおよび第1のベースバンド信号Qを出力する演算部であり、これが乗算器および加算器で積和算を行うハードウェアとプロセッサにより構成されている。第1のベースバンド信号Iは第1のデジタル／アナログ（以下、D/Aという）コンバータ2によりデジタル信号からアナログ信号に変換される。第1のベースバンド信号Qは、第2のD/Aコンバータ3によりデジタル信号からアナログ信号に変換される。なお、これらの第1のD/Aコンバータ2および第2のD/Aコンバータ3は、「アナログデバイスズ コンバータデータブック」、1995/1996、P4-537~P548に記載のAD9713Bに代表されるD/Aコンバータにより簡単に実現できる。4は第1のD/Aコンバータ2から出力された第2のベースバンド信号Iを増幅する第1のベースバンド増幅器、5は第2のD/Aコンバータ3から出力された第2のベースバンド信号Qを増幅する第2のベースバンド増幅器である。

【0011】ここで、各ベースバンド増幅器4、5は演算部1により増幅率が制御されて、それぞれ第2のベースバンド信号Iおよび第2のベースバンド信号Qを最大チャンネル多重数のときのレベルまで精度良く増幅して、第3のベースバンド信号Iおよび第3のベースバンド信号Qを出力するものである。6はこれらの第3のベースバンド信号Iおよび第3のベースバンド信号Qを受けて、ローカル信号を直交変調する直交変調器、7はそのローカル信号を出力する局部発振器、8は直交変調器6にて変調した第1の高周波信号を、第3のD/Aコンバータ9を介して与えられるアナログ制御信号により指定されたレベルまで減衰して第2の高周波信号として出力する可変減衰器である。また、10は第2の高周波信号を増幅して、指定された出力電力にて出力端子11へ出力する高周波増幅部である。

【0012】図2は第1のベースバンド増幅器4および第2のベースバンド増幅器5の具体例を示す。これらの第1のベースバンド増幅器4および第2のベースバンド増幅器5は同一回路を使用し、同一動作のため、第1のベースバンド増幅器4について説明する。また、ここでは第1のベースバンド増幅器4が非反転増幅回路である場合について説明する。12はこれの非反転入力端子13より第2のベースバンド信号Iが入力される演算増幅器であり、第2のベースバンド信号Iは演算増幅器12の増幅分増幅され、ベースバンド出力端子14に出力される。演算増幅器12の反転入力端子15と前記ベースバンド出力端子14との間には、可変抵抗器16が接続されている。さらに、反転入力端子15は、抵抗17を介してグランドに接続されている。ベースバンド出力端子14より出力された第3のベースバンド信号Iは、可変抵抗器16を通して反転入力端子15にネガティブ

フィードバックされる。この演算増幅器 12 の増幅度は、可変抵抗器 16 の抵抗値を変えることにより可変できる。

【0013】図3は前記可変抵抗器 16 の簡単な具体例を示す。この可変抵抗器 16 は、スイッチ 18 と、抵抗 19-1~19-8 とから構成されている。抵抗 19 の入力側端子は、前記の出力端子 14 と接続され、もう一方の端子は、スイッチ 18 の入力側の端子と接続されている。スイッチ 18 のもう一方の出力側の端子は反転入力端子 15 に接続されている。スイッチ 18 は、演算部 1 のデジタル制御信号によりオン/オフされる。スイッチ 18 の具体例として、例えば  $\mu$ PD4051B (日本電気 (株)) に代表されるマルチプレクサがある。このマルチプレクサを使用すると、演算部 1 からの 3 ビットのデジタル制御信号により 8 種類の抵抗値を実現することができる。図3は 8 種類の抵抗値を実現した場合を示す。

【0014】なお、前記局部発振器 7 から出力されるローカル信号の一部が高周波回路側に漏洩することにより、常時一定レベルのローカルリークが存在している。また、可変減衰器 8 は直交変調器 6 より出力された第 1 の高周波信号を前記第 1 のベースバンド増幅器 4 で増幅した分減衰する。このとき、可変減衰器 8 により第 1 の高周波信号と搬送波リークは同時に同レベルで減衰されるため、可変減衰器 8 より出力された第 2 の高周波信号と搬送波リークとの比は悪化しない、さらに、高周波増幅部 10 により第 2 の高周波信号と搬送波リークは同時に同レベルで増幅されるため、高周波増幅部 10 より出力された第 3 の高周波信号と搬送波リークとの比が悪化させることなく、指定された出力電力を出力させることができる。

【0015】ここで、前記第 3 の D/A コンバータ 9 は「NEC 汎用リニア IC データブック」、P692~P704 に記載の  $\mu$ PD6376 に代表される D/A コンバータで簡単に実現できる。また、可変減衰器 8 は、「94.8 日立ダイオード カタログ」、P572~P573 に記載の HVM14S に代表される PIN ダイオードを使用することにより簡単に実現することができる。

【0016】次に動作を説明する。まず、演算部 1 より出力された第 1 のベースバンド信号 I は、第 1 の D/A コンバータ 2 によりデジタル信号からアナログ信号の第 2 のベースバンド信号 I に変換され、この第 2 のベースバンド信号 I は、第 1 のベースバンド増幅器 4 により最大チャネル多重数の時のレベルまで増幅される。同様に、第 1 のベースバンド信号 Q は、第 2 の D/A コンバータ 3 によりデジタル信号からアナログ信号の第 2 のベースバンド信号 Q に変換され、第 2 のベースバンド信号 Q は、この第 2 のベースバンド増幅器 5 により最大チャネル多重数の時のレベルまで増幅される。なお、第 1

のベースバンド増幅器 4 および第 2 のベースバンド増幅器 5 は同一回路が使用され、前記のように同一動作となるため、ここでは、第 1 のベースバンド増幅器 4 を用いて、前記  $\mu$ PD4051B のスイッチ 18 を使用したときの動作を、最大チャネル多重数を 8 チャネルとした場合について説明する。

【0017】前記演算部 1 は、チャネル多重数に応じて出力端子 11 より出力すべきレベルの情報 (以下、出力レベル情報という) を外部回路から得る。出力端子 11 から出力される出力電力とチャネル多重数との間には、図4に示すように 1:1 の関係がある。さらに、出力レベル情報とチャネル多重数との間には、図5に示すように 1:1 の関係があるため、演算部 1 は出力レベル情報のみ得ればよい。演算部 1 は、常にベースバンド出力端子 14 より最大チャネル多重数の時のレベルを出力させるために、図6に示すように出力レベル情報と第 1 のベースバンド増幅器 4 の増幅度との関係をデータテーブルとして保持している。

【0018】また、演算部 1 は、出力レベル情報を得ると、図6に従って第 1 のベースバンド増幅器 4 の増幅度を設定する。例えば、演算部 1 は V1 という出力レベル情報を得ると、第 1 のベースバンド増幅器 4 の増幅度を G1 にするため、図7に示す出力レベル情報と抵抗値 19-1~19-8 との関係に従って、抵抗 19-1 を導通させる。このため、第 1 のベースバンド出力端子 14 より出力される第 3 のベースバンド信号 I は、導通した抵抗 19-1 を通して反転入力端子 15 にネガティブフィードバックされ、第 1 のベースバンド増幅器 4 の増幅度が G1 となり、第 3 のベースバンド信号 I は、最大チャネル多重数の時のレベルとなる。また、演算部 1 が V8 という出力レベル情報を得ると、第 1 のベースバンド増幅器 4 の増幅度を G8 にするため、図7に従って抵抗 19-8 を導通させる。このため、ベースバンド出力端子 14 より出力される第 3 のベースバンド信号 I は、導通した抵抗 9-8 を通して反転入力端子 5 にネガティブフィードバックされるため、第 1 のベースバンド増幅器 4 の増幅度が G8 となり、第 3 のベースバンド信号 I は、最大チャネル多重数の時のレベルとなる。図7において、`1` は抵抗の ON を示し、`0` は抵抗 OFF を示す。

【0019】このようにして、第 1 のベースバンド増幅器 4 および第 2 のベースバンド増幅器 5 により均一かつ同時に増幅された第 3 のベースバンド信号 I および第 3 のベースバンド信号 Q は、同時に直交変調器 6 に入力されてローカル信号を直交変調する。この直交変調器 6 には、局部発振器 7 が接続されており、この局部発振器 7 から出力されるローカル信号の一部が RF 側に漏洩することにより、常時一定レベルのローカルリークが存在している。なお、搬送波リークの発生原因として、第 1 のベースバンド信号 I および第 1 のベースバンド信号 Q の

各々の直流オフセット電圧の影響によるI/Q平面上の不要なベクトル成分の発生、および前記のようなローカルリークの影響の2つがあげられる。例えば、第1のベースバンド増幅器4および第2のベースバンド増幅器5の各々の出力側にコンデンサを直列に挿入することにより、第1のベースバンド信号Iおよび第1のベースバンド信号Qの各々の直流オフセット電圧によるI/Q平面上の不要なベクトル成分の影響が低減されるが、この場合、常時一定レベルで発生している前記ローカルリークの影響が支配的となっている。

【0020】前記したように、第1のベースバンド増幅器4および第2のベースバンド増幅器5から出力される第3のベースバンド信号Iおよび第3のベースバンド信号Qとチャンネル多重数との間には、1:1の関係があり、チャンネル多重数が多い場合には、例えば、図8

(a)に示すように最大チャンネル多重数では、第3のベースバンド信号Iおよび第3のベースバンド信号Qのレベルが大きく、直交変調器6から出力される第1の高周波信号と搬送波リークとの比が $-x$  dBのように十分とれるため、搬送波リークの影響は無視できる。しかし、チャンネル多重数が少ない場合には、第3のベースバンド信号Iおよび第3のベースバンド信号Qのレベルが小さいため、直交変調器6から出力される第1の高周波信号と搬送波リークとの比が $-y$  dBのように悪くなり、搬送波リークの影響が無視できなくなる。しかしながら、この発明では、図8(b)のように、第3のベースバンド信号Iおよび第3のベースバンド信号Qは常に最大チャンネル多重数の時のレベル $-x$  dBとなっているため、第1の高周波信号も、常に最大チャンネル多重数の時のレベルとなっており、第1の高周波信号と搬送波リークとの比は、チャンネルの多重数にかかわらず最大チャンネル多重数の時のレベル $-x$  dBを維持している。

【0021】一方、直交変調された第1の高周波信号は、第3のD/Aコンバータ9から出力されるアナログ制御信号により減衰量を制御できる可変減衰器8により、ベースバンドで増幅された分減衰される。可変減衰器8の減衰量と第1のベースバンド増幅器4および第2のベースバンド増幅器5の増幅度との間には、図9のように1:1の関係があり、演算部1は可変減衰器8の減衰量と第1のベースバンド増幅器4および第2のベースバンド増幅器5の増幅度との前記のような関係を、データテーブルとして保持している。

【0022】すなわち、第1のベースバンド増幅器4および第2のベースバンド増幅器5の増幅度がG1であった場合、図9に従い、第3のD/Aコンバータ9から出力されるアナログ制御信号により可変減衰器8の減衰量がA1となり、第1の高周波信号はA1分減衰される。同様に、第1のベースバンド増幅器4および第2のベースバンド増幅器5の増幅度がG8であった場合、図9に従い、第3のD/Aコンバータ9から出力されるアナロ

グ制御信号により、可変減衰器8の減衰量がA8となり、第1の高周波信号はA8分減衰される。この時、第1の高周波信号と搬送波リークは同時に同レベルで減衰されるため、可変減衰器8から出力される第2の高周波信号と搬送波リークとの比は悪化しない、さらに、この第2の高周波信号は、高周波増幅部10により増幅される。第2の高周波信号と搬送波リークは高周波増幅部10により同時に同レベルで増幅されるため、結果として、高周波増幅部10により増幅された第3の高周波信号と搬送波リークとの比は悪化しない。前記の動作により、指定された出力電力を維持させながら、出力電力と搬送波リークの比を最大チャンネル多重数の時と同じレベルに改善させることができる。

#### 【0023】

【発明の効果】以上のように、この発明の搬送波リーク補償回路によれば、チャンネルの多重数が少ないとき、すなわち、出力電力が小さい時において、ベースバンド信号を最大チャンネルの多重数の時のレベルまで増幅し、その増幅レベル量を高周波信号にて減衰させることにより、指定された出力電力を維持させながら、出力電力と搬送波リークの比を最大チャンネルの多重数の時と同じレベルに改善することができ、この結果、変調精度や符号間干渉の悪化を防止することができるという効果が得られる。

#### 【図面の簡単な説明】

【図1】この発明の搬送波リーク補償回路の実施の一形態を示すブロック図である。

【図2】図1における第1および第2のベースバンド増幅器の内部構成を示す回路図である。

【図3】図2における可変抵抗器の内部構成を示す回路図である。

【図4】この発明におけるチャンネル多重数と出力電力の関係を示す説明図である。

【図5】この発明におけるチャンネル多重数と出力レベル情報の関係を示す説明図である。

【図6】この発明における出力レベル情報と増幅度の関係を示す説明図である。

【図7】この発明における出力レベル情報と導通する抵抗の関係を示す説明図である。

【図8】従来およびこの発明における第3のベースバンド信号Iおよび第3のベースバンド信号Qと搬送波リークとの関係を対応説明する説明図である。

【図9】この発明における増幅度と減衰量の関係を示す図である。

#### 【符号の説明】

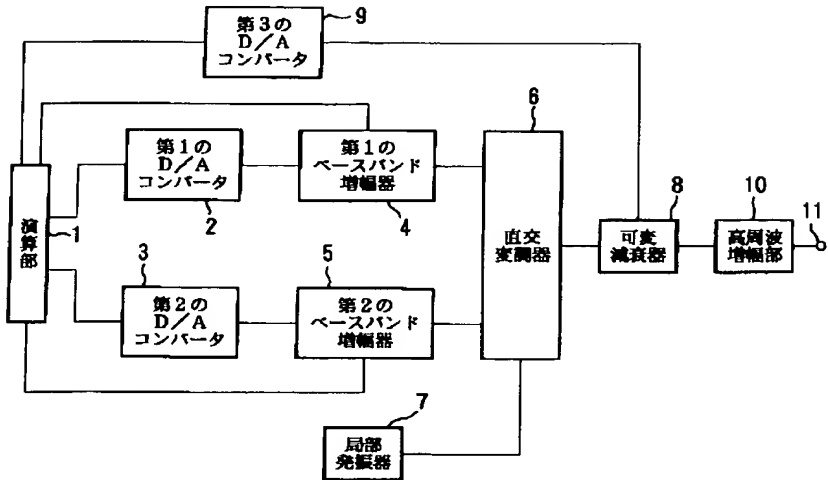
- 1 演算部
- 2 第1のD/Aコンバータ（第1のデジタル/アナログコンバータ）
- 3 第2のD/Aコンバータ（第2のデジタル/アナログコンバータ）

- 9  
4 第1のベースバンド増幅器  
5 第2のベースバンド増幅器  
6 直交変調器  
7 局部発振器  
8 可変減衰器

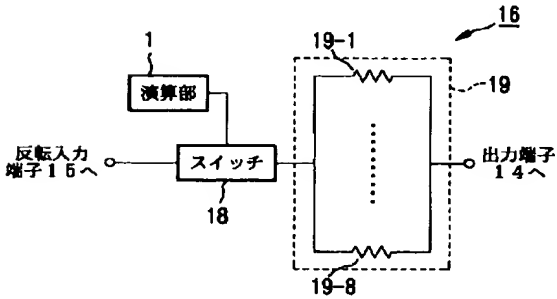
- 10  
\* 9 第3のD/Aコンバータ (第3のデジタル/アナログコンバータ)  
10 高周波増幅部  
11 出力端子

\*

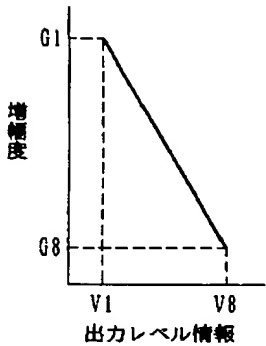
【図1】



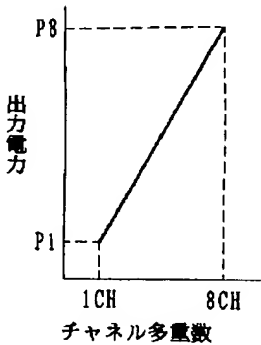
【図3】



【図6】



【図4】

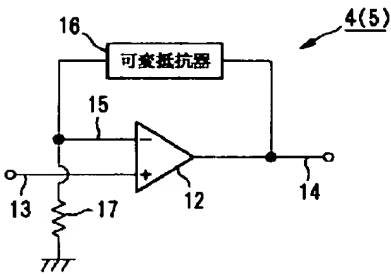


【図7】

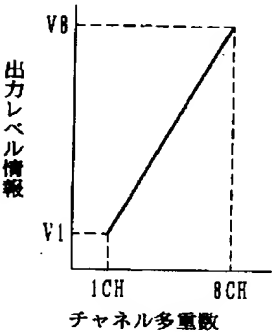
抵抗 出力レベル情報	R 19-1	R 19-2	R 19-3	R 19-4	R 19-5	R 19-6	R 19-7	R 19-8
V1	1	0	0	0	0	0	0	0
V2	0	1	0	0	0	0	0	0
V3	0	0	1	0	0	0	0	0
V4	0	0	0	1	0	0	0	0
V5	0	0	0	0	1	0	0	0
V6	0	0	0	0	0	1	0	0
V7	0	0	0	0	0	0	1	0
V8	0	0	0	0	0	0	0	1

1: 抵抗 ON    0: 抵抗 OFF

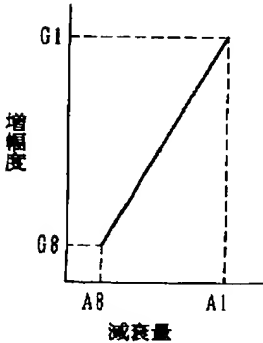
【図2】



【図5】



【図9】



【図8】

